

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-041991

(43)Date of publication of application : 13.02.1998

(51)Int.Cl.

H04L 27/22

(21)Application number : 08-194638

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 24.07.1996

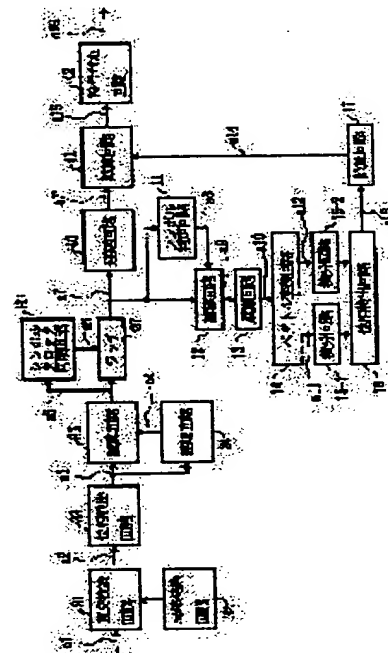
(72)Inventor : KIZAWA TAKESHI
KOBAYASHI SEI
KUBOTA SHUJI

(54) DIGITAL DEMODULATION CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To realize the digital demodulation circuit by which a carrier frequency error is detected with high accuracy to compensate the error even when the carrier frequency error is large.

SOLUTION: A multiplier means 13 multiplies a multiple of N with a phase rotation signal a9 representing a carrier frequency error of a delayed detection signal a7 synchronously with a recovered clock, a conversion means and an integration means 14, 15 (15-1,15-2) average a vector based on an argument of the N multiple phase rotation signal a10, a phase detection means 16 detects an argument (phase) of the averaged vector, and a divider means 17 divides the phase detection signal a13 by 1/N and provides an output of a carrier frequency error signal a14 denoting a correct phase rotation $\Delta\theta$.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-41991

(43)公開日 平成10年(1998)2月13日

(51)IntCl.⁶

H 0 4 L 27/22

識別記号

庁内整理番号

F I

H 0 4 L 27/22

技術表示箇所

C

審査請求 未請求 請求項の数3 O L (全 9 頁)

(21)出願番号 特願平8-194638

(22)出願日 平成8年(1996)7月24日

(71)出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72)発明者 鬼沢 武

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72)発明者 小林 聖

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72)発明者 久保田 周治

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

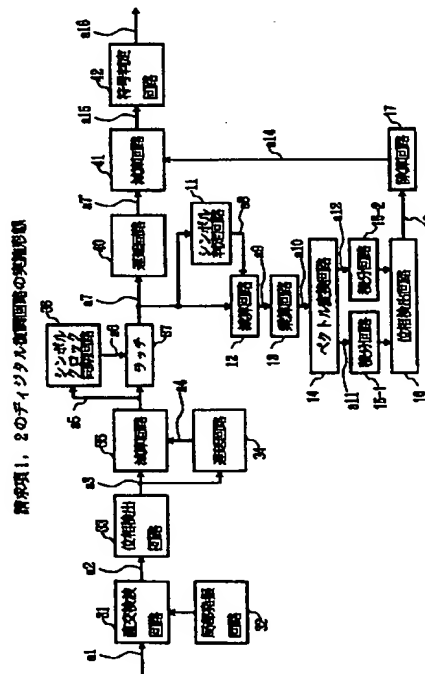
(74)代理人 弁理士 古谷 史旺

(54)【発明の名称】 デジタル復調回路

(57)【要約】

【課題】 キャリア周波数誤差が大きい場合でも高精度にキャリア周波数誤差を検出し、補償することができるデジタル復調回路を実現する。

【解決手段】 乗算手段(13)で、再生クロックに同期した遅延検波信号a7のキャリア周波数誤差を示す位相回転信号a9をN倍し、変換手段および積分手段(14, 15)でこのN倍位相回転信号a10のもつ偏角に基づくベクトルを平均化し、位相検出手段(16)でその平均化したベクトルの偏角(位相)を検出し、除算手段(17)でこの位相検出信号a13を1/Nにすることにより、正しい位相回転量 $\Delta\theta$ を示すキャリア周波数誤差信号a14を出力する。



【特許請求の範囲】

【請求項1】 受信信号を遅延検波する遅延検波手段と、

前記遅延検波手段の出力信号の位相回転量を求め、それを平均化してキャリア周波数誤差信号を出力するキャリア周波数誤差検出手段とを備えたデジタル復調回路において、

前記キャリア周波数誤差検出手段は、

前記遅延検波手段の出力信号の位相回転量をN倍（Nは正整数）する乗算手段と、

前記乗算手段の出力値を偏角とするベクトル信号を生成する変換手段と、

前記ベクトル信号を平均化する積分手段と、

前記平均化されたベクトル信号の位相を検出する位相検出手段と、

前記位相検出手段の出力信号を $1/N$ にし、前記キャリア周波数誤差信号として出力する除算手段とを備えたことを特徴とするデジタル復調回路。

【請求項2】 受信信号を遅延検波する遅延検波手段と、

前記遅延検波手段の出力信号の位相回転量を求め、それを平均化してキャリア周波数誤差信号を出力するキャリア周波数誤差検出手段と、

前記キャリア周波数誤差信号を用いて前記遅延検波手段の出力信号の位相補正を行う位相補正手段とを備えたデジタル復調回路において、

前記キャリア周波数誤差検出手段は、

前記遅延検波手段の出力信号の位相回転量をN倍（Nは正整数）する乗算手段と、

前記乗算手段の出力値を偏角とするベクトル信号を生成する変換手段と、

前記ベクトル信号を平均化する積分手段と、

前記平均化されたベクトル信号の位相を検出する位相検出手段と、

前記位相検出手段の出力信号を $1/N$ にし、前記キャリア周波数誤差信号として出力する除算手段とを備えたことを特徴とするデジタル復調回路。

【請求項3】 受信信号を遅延検波する遅延検波手段と、

前記遅延検波手段の出力信号の位相回転量を求め、それを平均化してキャリア周波数誤差信号を出力するキャリア周波数誤差検出手段と、

前記キャリア周波数誤差信号を用いて前記受信信号の周

$$\theta_j = i\pi/2 + \pi/4 \quad (i=0, 1, 2, 3) \quad \dots(1)$$

となる。一方、キャリア周波数誤差 $\Delta\omega$ が存在する場合には、信号点は図7に×印で示すように正規の位置から回転し、雑音による符号誤りが発生しやすくなる。 $\Delta\omega$ と位相回転 $\Delta\theta$ との間には、

$$\Delta\theta = \Delta\omega T \quad \dots(2)$$

の関係がある。ここで、Tはシンボル周期である。

波数誤差を補正する周波数補正手段とを備えたデジタル復調回路において、

前記キャリア周波数誤差検出手段は、

前記遅延検波手段の出力信号の位相回転量をN倍（Nは正整数）する乗算手段と、

前記乗算手段の出力値を偏角とするベクトル信号を生成する変換手段と、

前記ベクトル信号を平均化する積分手段と、

前記平均化されたベクトル信号の位相を検出する位相検出手段と、

前記位相検出手段の出力信号を $1/N$ にし、前記キャリア周波数誤差信号として出力する除算手段とを備えたことを特徴とするデジタル復調回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル無線通信システムに用いる復調回路に関する。特に、相手局から受信する信号のキャリア周波数誤差を補正する自動周波数制御回路を含むデジタル復調回路に関する。

【0002】

【従来の技術】図6は、従来のデジタル復調回路の構成例を示す。ここでは、 $\pi/4$ シフトDQPSK変調信号に対応した回路構成を示す（参考文献：山本 他，“384kbps $\pi/4$ QPSK バースト復調器の構成と特性”，RCS92-100，電子情報通信学会技術研究報告）。

【0003】図において、中間周波数帯の受信信号a1は、直交検波回路31で局部発振回路32の出力信号により直交検波されて複素ベースバンド信号a2になり、さらに位相検波回路33で位相信号a3に変換される。遅延回路34は、位相信号a3を1シンボル区間遅延させた遅延信号a4を出力する。減算回路35は、位相信号a3と遅延信号a4を入力して $(a3 - a4)$ の演算を行い、1シンボル区間の位相差分信号a5を出力する。シンボルクロック同期回路36は、位相差分信号a5から受信信号のシンボルクロック位相を検出し、シンボル識別点に同期した再生クロックa6を出力する。ラッチ37は、再生クロックa6により与えられるシンボル識別点で位相差分信号a5をサンプリングし、遅延検波信号a7を出力する。

【0004】ここで、キャリア周波数誤差が存在しない場合には、遅延検波信号a7の第jサンプルの位相角 θ_j は、図7に○印で示すように、

【0005】位相誤差検出回路38は、遅延検波信号a7について、

$$\Delta\theta_j = \phi_j - \theta_j \quad \dots(3)$$

の演算を行い、位相回転信号a9を出力する。ここで、 ϕ_j は第jサンプルの遅延検波信号、 θ_j は式(1)で ϕ_j に最も近い値をとるようにiを選んだときの位相角判

定信号である。積分回路39は、この位相回転信号a9をmシンボル(mは正整数)積分して平均化し、遅延検波信号a7の位相回転量 $\Delta\theta$ を示すキャリア周波数誤差信号a14を出力する。この位相回転量 $\Delta\theta$ は、

【0006】

【数1】

$$\Delta\theta = \frac{1}{m} \sum_{j=1}^m \Delta\theta_j, \quad \dots(4)$$

【0007】と表される。なお、mが大きいくほど検出誤差が低減される。遅延回路40は、積分回路39で必要なmシンボル分だけ遅延検波信号a7を遅延させる。減算回路41は、遅延させた遅延検波信号a7'からキャリア周波数誤差信号a14を減算して位相補正を行い、位相回転補正信号a15を出力する。これにより、遅延検波信号a7のキャリア周波数誤差が補償される。符号判定回路42は、位相回転補正信号a15の符号判定を

$$\Delta\theta_f = \Delta\theta_r - k\pi/2 \quad (k=\pm 1, +2) \quad \dots(5)$$

と表される。

【0009】したがって、従来の構成のように積分回路39で式(4)に応じて加算し平均すると、その平均値は正しい値 $\Delta\theta$ ではなく、誤差を含む $\Delta\theta'$ に収束する。さらに、 $\Delta\omega$ が大きくなるにつれて判定誤りの発生確率が增大するので、キャリア周波数検出誤差が一層劣化することになる。特に、高精度なキャリア周波数誤差補償が要求される同期検波回路に従来の構成を用いると、符号判定誤り率が大幅に劣化する。

【0010】本発明は、キャリア周波数誤差が大きい場合でも高精度にキャリア周波数誤差を検出し、補償することができるデジタル復調回路を提供することを目的とする。

【0011】

【課題を解決するための手段】従来の構成では、 θ_j の判定誤りによって平均化の際に正しい位相回転推定値に収束しないことが問題であった。本発明では、式(3)によって得られた $\Delta\theta_j$ をまずN倍($\pi/4$ シフトDQPSKの場合には $N=4$)する。その結果得られた $N\Delta\theta_j$ を偏角とするベクトルは、図3に示す円内に分布するようになる。このとき、図2に示した斜線部①および網掛部②は共に図3の黒塗部③に縮退し、従来のような「折り返し」は発生しない。図3の円は、ノイズによるベクトルの広がりを簡易にモデル化したものである。ここで、この分布をもつベクトルを平均化すれば、 $N\Delta\theta$ を偏角とするベクトルに収束することは明らかである。したがって、平均化により得られたベクトルの偏角(位相)を検出し、これを $1/N$ にすれば正しい位相回転 $\Delta\theta$ が求められる。なお、一般にM相PSKに対応するためには、 $N=M$ とすればよい。

【0012】請求項1のデジタル復調回路は、キャリア周波数誤差検出手段に乗算手段、変換手段、積分手段、位相検出手段、除算手段を加えて上記の機能を実現

行ってデータ信号a16を出力する。

【0008】

【発明が解決しようとする課題】従来の構成では、図7に示すように雑音は極めて少ないときに、キャリア周波数誤差による位相回転を正しく検出できる。しかし、大きな雑音に加わると、図2に示すように雑音によって正しい位相角 θ_j が選ばれなくなる。図2の斜線部①は雑音により位相回転が大きくなった部分である。この斜線部①では、遅延検波信号の位相角 θ_j が正しい位相角 $\pi/4$ ではなく、位相角 $\pi/2$ が加算された位相角 $3\pi/4$ となるので、誤った位相回転を検出することになる。すなわち、図2の斜線部①が網掛部②であるかのように誤って検出されることになる(折り返し)。このときに検出された位相回転 $\Delta\theta_f$ は、正しい位相回転を $\Delta\theta_r$ として、

するものである。これにより、キャリア周波数誤差が大きい場合でも、高精度にキャリア周波数誤差を検出することができる。請求項2のデジタル復調回路は、遅延検波信号のキャリア周波数誤差を補償する位相補正手段を含む構成であり、請求項1のキャリア周波数誤差検出手段で得られたキャリア周波数誤差信号が用いられる。これにより、キャリア周波数誤差が大きい場合でも、遅延検波信号に対して高精度なキャリア周波数誤差補償が可能になる。

【0013】請求項3のデジタル復調回路は、受信信号のキャリア周波数誤差を補償する周波数補正手段を含む構成であり、請求項1のキャリア周波数誤差検出手段で得られたキャリア周波数誤差信号が用いられる。これにより、キャリア周波数誤差が大きい場合でも、受信信号に対して高精度なキャリア周波数誤差補償が可能になり、同期検波の精度を高めることができる。

【0014】

【発明の実施の形態】図1は、請求項1、2のデジタル復調回路の実施形態を示す。本実施形態は、遅延検波回路に適用したものである。図において、中間周波数帯の受信信号a1は、直交検波回路31で局部発振回路32の出力信号により直交検波されて複素ベースバンド信号a2になり、さらに位相検波回路33で位相信号a3に変換される。遅延回路34は、位相信号a3を1シンボル区間遅延させた遅延信号a4を出力する。減算回路35は、位相信号a3と遅延信号a4を入力して($a3 - a4$)の演算を行い、1シンボル区間の位相差分信号a5を出力する。シンボルクロック同期回路36は、位相差分信号a5から受信信号のシンボルクロック位相を検出し、シンボル識別点に同期した再生クロックa6を出力する。ラッチ37は、再生クロックa6により与えられるシンボル識別点で位相差分信号a5をサンプリングし、遅延検波信号a7を出力する。

【0015】シンボル判定回路11は、再生クロックに同期した遅延検波信号a7の位相回転誤差が最も小さくなるようにシンボルの判定を行い、正規の信号点位相を示す位相角判定信号a8を出力する。減算回路12は、遅延検波信号a7と位相角判定信号a8を入力して($a7 - a8$)の演算を行い、その位相差を示す位相回転信号a9を出力する。ここで、遅延検波信号a7は式(3)の ϕ_j に対応し、位相角判定信号a8は式(3)の θ_j に対応し、位相回転信号a9は式(3)の $\Delta\theta_j$ に対応する。すなわち、シンボル判定回路11および減算回路12は、図6に示す従来構成の位相誤差検出回路38に相当する。

【0016】乗算回路13は、この位相回転信号a9をN倍(Nは正整数)してN倍位相回転信号a10を出力する。ベクトル変換回路14は、N倍位相回転信号a10のもつ偏角に基づくベクトルの同相成分信号a11と直交成分信号a12を生成して出力する。積分回路15-1、15-2は、同相成分信号a11と直交成分信号a12をそれぞれmシンボル(mは正整数)積分して平均化を行う。位相検出回路16は、この平均化されたベクトルからベクトルがもつ偏角(位相)を検出し、位相検出信号a13を出力する。除算回路17は、位相検出回路a13を $1/N$ に分周し、キャリア周波数誤差信号a14を出力する。

【0017】この乗算回路13から除算回路17までの構成が、本実施形態のデジタル復調回路におけるキャリア周波数誤差検出手段の特徴とする部分であり、それぞれ請求項1および請求項2の乗算手段、変換手段、積分手段、位相検出手段、除算手段に対応する。すなわち、再生クロックに同期した遅延検波信号a7のキャリア周波数誤差を示す位相回転信号($\Delta\theta_j$)a9をN倍し、このN倍位相回転信号($N\Delta\theta_j$)a10のもつ偏角に基づくベクトルを平均化し、その平均化したベクトルの偏角(位相)を検出し、この位相検出信号($N\Delta\theta$)a13を $1/N$ にすることにより、正しい位相回転量 $\Delta\theta$ を示すキャリア周波数誤差信号a14を出力する構成になっている。

【0018】本実施形態のデジタル復調回路には、さらにキャリア周波数誤差を補償するための遅延回路40および減算回路41が付加される(請求項2)。遅延回路40は、積分回路15で必要なmシンボル分だけ遅延検波信号a7を遅延させる。減算回路41は、遅延させた遅延検波信号a7'からキャリア周波数誤差信号a14を減算して位相補正を行い、位相回転補正信号a15を出力する。これにより、遅延検波信号a7のキャリア周波数誤差が補償される。符号判定回路42は、位相回転補正信号a15の符号判定を行ってデータ信号a16を出力する。

【0019】図4は、図1に示すデジタル復調回路のシミュレーションによる符号誤り率特性を示す。シミュ

レーションでは、変調方式に $\pi/4$ シフトDQPSKを用いている。シンボルレートは192kHz、積分に40シンボルを用いたときの結果である。図に示すように、キャリア周波数補正をしない復調回路では、キャリア周波数誤差が増加するにつれて符号誤り率が大きく劣化していることがわかる。また、従来構成によりキャリア周波数補正をした復調回路では、改善は見られるものの十分にキャリア周波数誤差の影響を抑えきれていないことがわかる。これに対して、本発明のデジタル復調回路では、キャリア周波数誤差の影響を十分に抑えることができ、符号誤り率が大幅に改善されていることがわかる。

【0020】図5は、請求項3のデジタル復調回路の実施形態を示す。本実施形態は、同期検波回路に適用したものである。図において、直交検波回路31、局部発振回路32、位相検波回路33、遅延回路34、減算回路35、シンボルクロック同期回路36、ラッチ37は、図1に示す各部と同じ構成であり、ラッチ37から再生クロックに同期した遅延検波信号a7が出力される。

【0021】シンボル判定回路11は、再生クロックに同期した遅延検波信号a7の位相回転誤差が最も小さくなるようにシンボルの判定を行い、正規の信号点位相を示す位相角判定信号a8を出力する。減算回路12は、遅延検波信号a7と位相角判定信号a8を入力して($a7 - a8$)の演算を行い、その位相差を示す位相回転信号a9を出力する。

【0022】乗算回路13は、この位相回転信号a9をN倍(Nは正整数)してN倍位相回転信号a10を出力する。ベクトル変換回路14は、N倍位相回転信号a10のもつ偏角に基づくベクトルの同相成分信号a11と直交成分信号a12を生成して出力する。積分回路15-1、15-2は、同相成分信号a11と直交成分信号a12をそれぞれmシンボル(mは正整数)積分して平均化を行う。位相検出回路16は、この平均化されたベクトルからベクトルがもつ偏角(位相)を検出し、位相検出信号a13を出力する。除算回路17は、位相検出回路a13を $1/N$ に分周し、キャリア周波数誤差信号a14を出力する。

【0023】この乗算回路13から除算回路17までの構成が、請求項3のデジタル復調回路におけるキャリア周波数誤差検出手段の特徴とする部分であり、それぞれ乗算手段、変換手段、積分手段、位相検出手段、除算手段に対応する。積分回路21は、可変周波数発振手段として用いられるものであり、キャリア周波数誤差信号a14を積分し続けて周波数変換用参照信号a17を出力する。

【0024】一方、ラッチ22は、再生クロックa6により与えられるシンボル識別点で位相信号a3をサンプリングする。遅延回路23は、積分回路15で必要なmシンボル分だけ、ラッチ22でサンプリングされた信号

を遅延させる。減算回路24は、遅延回路23の出力信号a18から周波数変換用参照信号a17を減算して周波数変換を行い、周波数誤差補正信号a19を出力する。これにより、受信信号のキャリア周波数誤差が補償される。

【0025】キャリア再生回路24は、周波数誤差補正信号a19からキャリア再生を行い、減算回路25は再生キャリアを用いて周波数誤差補正信号a19を同期検波する。符号判定回路42は、減算回路25から出力される同期検波信号a20の符号判定を行ってデータ信号a16を出力する。

【0026】

【発明の効果】以上説明したように、請求項1のデジタル復調回路におけるキャリア周波数誤差検出手段を用いることにより、キャリア周波数誤差が大きい場合でも、高精度にキャリア周波数誤差を検出することができる。請求項2のデジタル復調回路は、請求項1のキャリア周波数誤差検出手段を用いることにより、キャリア周波数誤差が大きい場合でも、遅延検波信号に対して高精度なキャリア周波数誤差補償が可能になる。

【0027】請求項3のデジタル復調回路は、請求項1のキャリア周波数誤差検出手段を用いることにより、キャリア周波数誤差が大きい場合でも、受信信号に対して高精度なキャリア周波数誤差補償が可能になり、同期検波の精度を高めることができる。

【図面の簡単な説明】

【図1】請求項1、2のデジタル復調回路の実施形態を示すブロック図。

【図2】従来構成で生じる問題点を説明する図。

【図3】本発明構成により特性の改善が可能なことを説明する図。

【図4】符号誤り率特性のシミュレーション結果を示す

図。

【図5】請求項3のデジタル復調回路の実施形態を示すブロック図。

【図6】従来のデジタル復調回路の構成を示すブロック図。

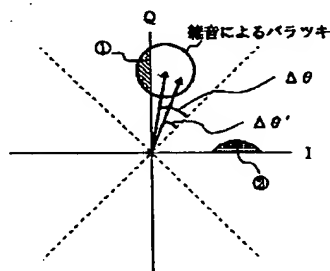
【図7】キャリア周波数誤差による遅延検波後の位相回転を説明する図。

【符号の説明】

- 11 シンボル判定回路
- 12 減算回路
- 13 乗算回路
- 14 ベクトル変換回路
- 15 積分回路
- 16 位相検出回路
- 17 除算回路
- 21 積分回路
- 22 ラッチ
- 23 遅延回路
- 24 キャリア再生回路
- 25 減算回路
- 31 直交検波回路
- 32 局部発振回路
- 33 位相検出回路
- 34 遅延回路
- 35 減算回路
- 36 シンボルクロック同期回路
- 37 ラッチ
- 38 位相誤差検出回路
- 39 積分回路
- 40 遅延回路
- 41 減算回路
- 42 符号判定回路

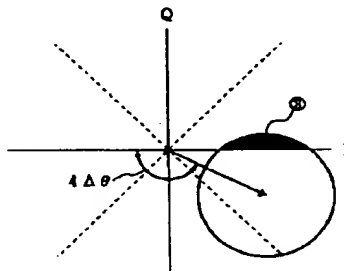
【図2】

従来構成で生じる問題点を説明する図



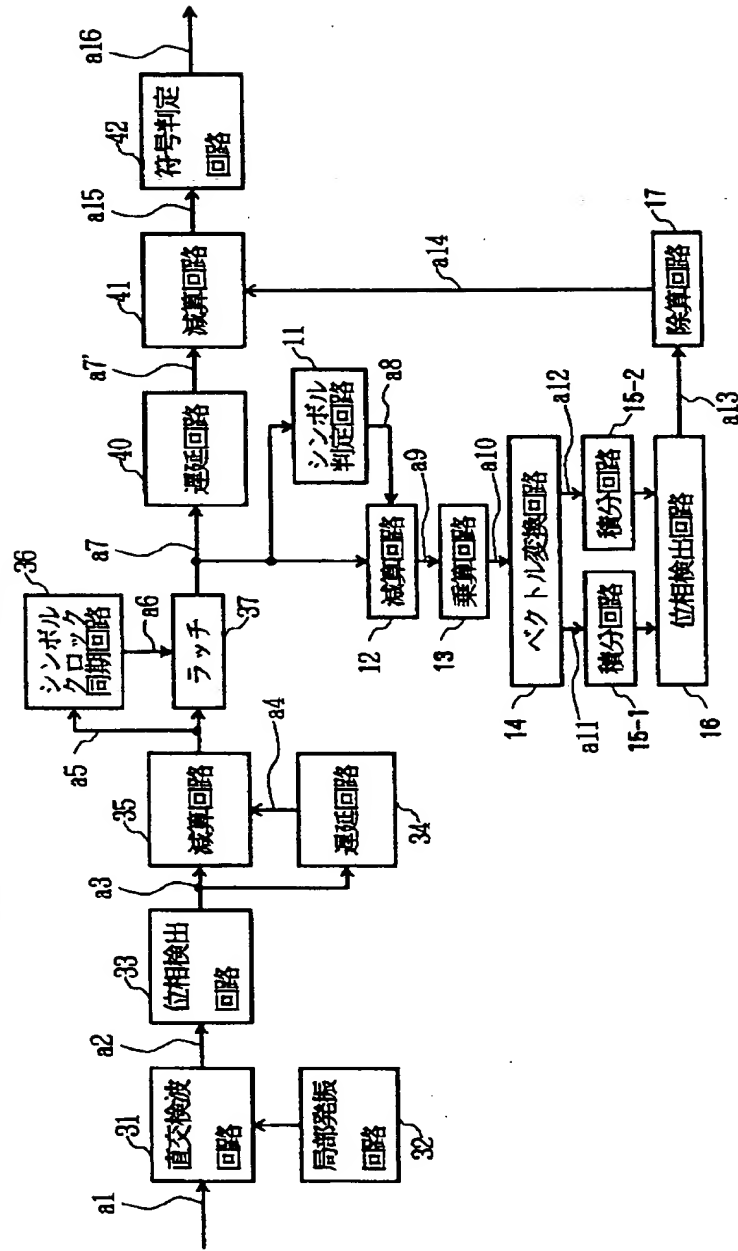
【図3】

本発明構成により特性の改善が可能なことを説明する図



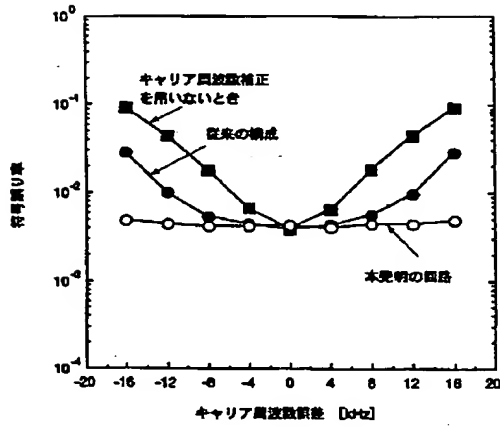
【図1】

請求項1, 2のデジタル復調回路の実施形態



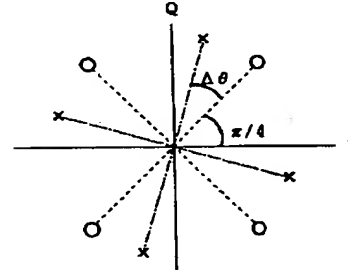
【図4】

符号誤り率特性のシミュレーション結果



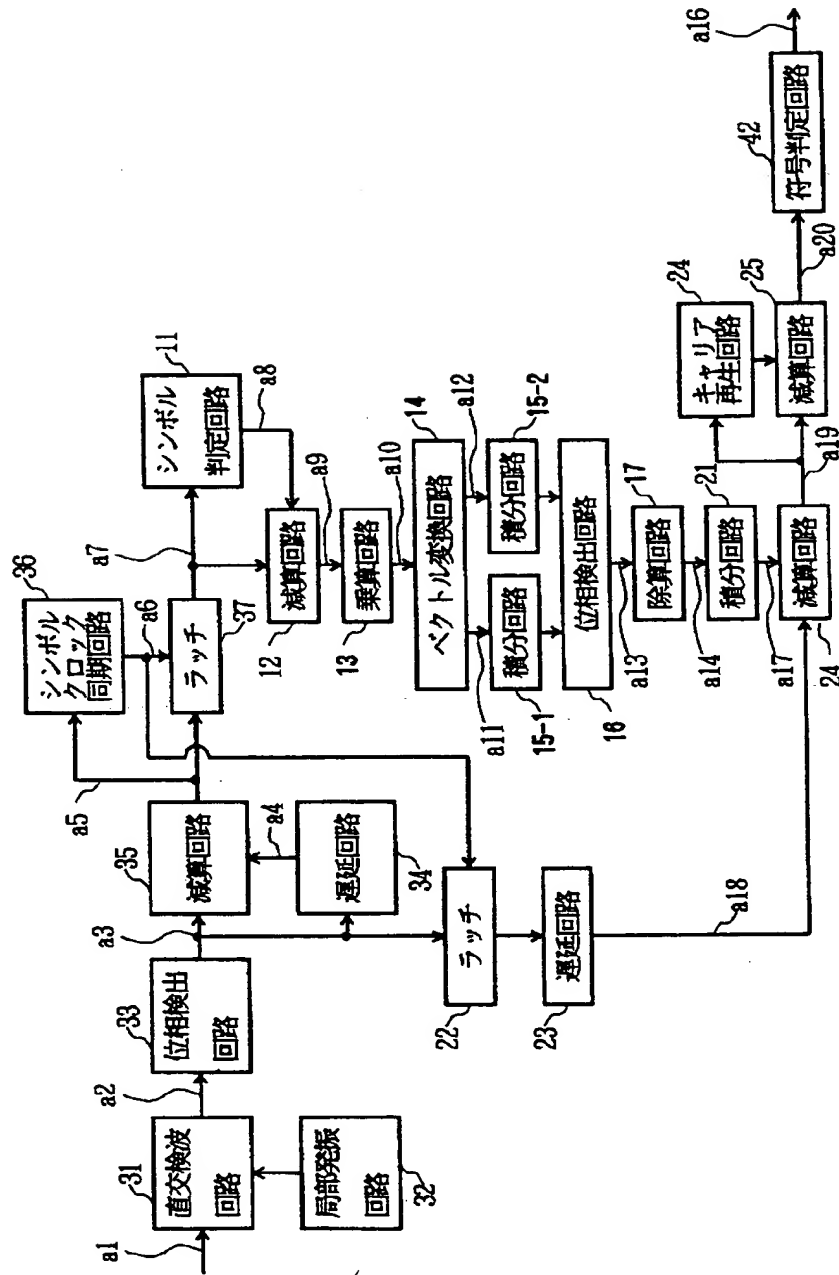
【図7】

キャリア周波数誤差による遅延検波後の位相回転を説明する図



【図5】

請求項3のデジタル復調回路の実施形態



【図6】

従来のデジタル復調回路の構成

